



(12)发明专利申请

(10)申请公布号 CN 110226195 A

(43)申请公布日 2019. 09. 10

(21)申请号 201880002138.1

(22)申请日 2018.11.22

(85)PCT国际申请进入国家阶段日

2018.11.23

(86)PCT国际申请的申请数据

PCT/CN2018/116946 2018.11.22

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 玄明花 肖丽 王磊 陈小川

赵德涛 刘冬妮 陈亮

(74)专利代理机构 北京天昊联合知识产权代理

有限公司 11112

代理人 姜春咸 陈源

(51)Int.Cl.

G09G 3/3233(2016.01)

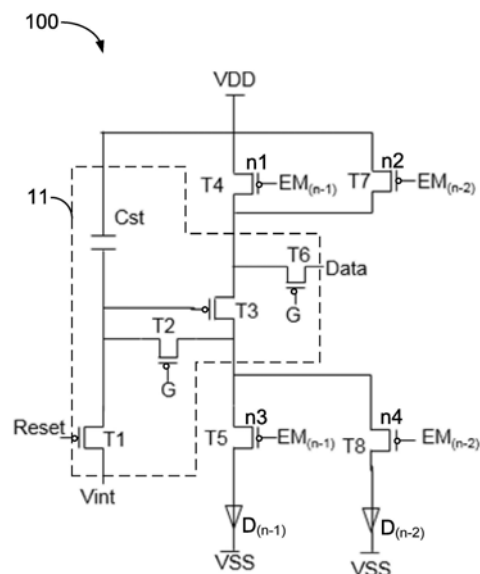
权利要求书4页 说明书9页 附图4页

(54)发明名称

用于单列中的多行像素的显示驱动电路、显示装置和显示方法

(57)摘要

本申请公开了一种用于显示面板的列中的多行像素的显示驱动电路。显示驱动电路包括补偿子电路,补偿子电路包括驱动晶体管、数据输入晶体管、驱动控制晶体管、复位晶体管和电容器。补偿子电路被配置为补偿驱动晶体管的阈值电压的漂移,以驱动与所述列中的相应多行像素相关联的多个发光二极管发光。显示驱动电路还包括:多个第一发光控制晶体管,其并联耦接在高压电源和驱动晶体管的源极之间;以及多个第二发光控制晶体管,其分别耦接在驱动晶体管的漏极和多个发光二极管的相应阳极之间,并且分别在用于显示一帧图像的一个周期时间的多个部分中的不同部分中导通。



1. 一种用于显示面板的列中的多行像素的显示驱动电路,包括:

补偿子电路,其包括驱动晶体管、数据输入晶体管、驱动控制晶体管、复位晶体管和电容器,所述补偿子电路被配置为补偿所述驱动晶体管的阈值电压的漂移,以驱动与所述列中的相应多行像素相关联的多个发光二极管发光;

多个第一发光控制晶体管,其并联耦接在高压电源和所述驱动晶体管的源极之间,并且分别在用于显示一帧图像的一个周期时间的多个部分中的不同部分中导通;以及

多个第二发光控制晶体管,其分别耦接在所述驱动晶体管的漏极和所述多个发光二极管的相应阳极之间,并且分别在用于显示一帧图像的一个周期时间的多个部分中的不同部分中导通。

2. 根据权利要求1所述的显示驱动电路,其中,所述多个第一发光控制晶体管包括n1晶体管和n2晶体管;

所述多个第二发光控制晶体管包括n3晶体管和n4晶体管;

所述n1晶体管和所述n3晶体管被配置为在一个周期时间的多个部分的第一部分中导通;并且

所述n2晶体管和所述n4晶体管被配置为在一个周期时间的多个部分的第二部分中导通。

3. 根据权利要求1所述的显示驱动电路,其中,所述多个第一发光控制晶体管和所述多个第二发光控制晶体管构成多对发光控制晶体管,所述多对发光控制晶体管中的每一对包括所述多个第一发光控制晶体管中的一个和所述多个第二发光控制晶体管中的一个;并且

其中,所述显示驱动电路还包括多条发光控制信号线,所述多条发光控制信号线中的每一条耦接到所述多对发光控制晶体管的相应对中的所述多个第一发光控制晶体管中的一个和所述多个第二发光控制晶体管中的一个的栅极。

4. 根据权利要求3所述的显示驱动电路,其中,所述多个第一发光控制晶体管包括n1晶体管和n2晶体管;

所述多个第二发光控制晶体管包括n3晶体管和n4晶体管;

所述多对发光控制晶体管包括第一对和第二对,所述第一对包括所述n1晶体管和所述n3晶体管,所述第二对包括所述n2晶体管和所述n4晶体管;并且

所述多条发光控制信号线包括耦接到所述n1晶体管和所述n3晶体管的栅极的第一发光控制信号线和耦接到所述n2晶体管和所述n4晶体管的栅极的第二发光控制信号线。

5. 根据权利要求1所述的显示驱动电路,其中,所述电容器包括耦接到所述高压电源的第一极和耦接到所述驱动晶体管的栅极的第二极;

所述复位晶体管包括耦接到固定电压端的源极、耦接到所述驱动晶体管的栅极的漏极、以及耦接到复位端的栅极;

所述数据输入晶体管包括耦接到与所述列相关联的数据线的源极、耦接到所述驱动晶体管的源极的漏极、以及耦接到与所述多行像素对应的一条栅极线的栅极,其中,所述数据输入晶体管被配置为通过提供给所述栅极线的栅极驱动信号导通,以允许提供给所述数据线的电压脉冲在用于显示一帧图像的一个周期时间的多个部分中的每一个中施加到所述驱动晶体管的源极一次;并且

所述驱动控制晶体管包括耦接到所述驱动晶体管的栅极的源极、耦接到所述驱动晶体

管的漏极的漏极、以及耦接到所述栅极线的栅极。

6. 根据权利要求3所述的显示驱动电路, 其中, 所述多个第一发光控制晶体管中的每一个包括耦接到所述高压电源的源极、耦接到所述驱动晶体管的源极的漏极、以及由多个发光控制信号中的一个控制的栅极; 并且

所述多个第二发光控制晶体管中的每一个与所述多个第一发光控制晶体管中的每一个配对, 并且包括耦接到所述驱动晶体管的漏极的源极、分别耦接到所述多个发光二极管的各阳极中的一个的漏极、以及由所述多个发光控制信号中的同一个控制的栅极。

7. 根据权利要求6所述的显示驱动电路, 其中, 所述多个第一发光控制晶体管的栅极分别由所述多个发光控制信号中的不同发光控制信号控制;

所述多个第二发光控制晶体管的栅极分别由所述多个发光控制信号中的不同发光控制信号控制; 并且所述多对发光控制晶体管中的同一对中的所述多个第一发光控制晶体管中的所述一个和所述多个第二发光控制晶体管中的所述一个的栅极由所述多个发光控制信号中的同一个控制。

8. 根据权利要求6所述的显示驱动电路, 其中, 所述驱动晶体管配置为产生驱动电流, 所述驱动电流通过所述补偿子电路补偿, 以与所述驱动晶体管的阈值电压无关, 其中, 所述多个发光控制信号中的每个单独的一个被配置为: 基于在一个周期时间的多个部分中的相应一个部分中提供给数据线一次的数据电压, 在一个周期时间的多个部分中的相应一个部分中允许所述驱动电流通过所述多对发光控制晶体管中的相应一对, 以驱动所述多个发光二极管中的相应一个发光。

9. 根据权利要求1所述的显示驱动电路, 其中, 所述多个发光二极管中的每一个是基于氮化镓的微发光二极管。

10. 根据权利要求1所述的显示驱动电路, 其中, 所述列中的多行像素包括所述列中的N行像素, 这取决于显示一帧图像的一个周期被分成由时钟信号发生器控制的N个部分, 所述时钟信号发生器用于产生分别导通N对第一发光控制晶体管和第二发光控制晶体管的N个发光控制信号, 其中N等于或大于2。

11. 一种显示装置, 包括显示面板, 该显示面板具有根据权利要求1至10中任一项所述的显示驱动电路, 其用于显示面板中的一列中的多行像素。

12. 一种驱动显示面板的方法, 包括:

提供用于驱动列中的多行像素的补偿子电路, 所述补偿子电路包括驱动晶体管、数据输入晶体管、驱动控制晶体管、复位晶体管和电容器, 并且被配置为补偿所述驱动晶体管的阈值电压的漂移, 以驱动与所述列中的相应多行像素相关联的多个发光二极管发光;

分别控制所述多个第一发光控制晶体管, 分别在用于显示一帧图像的一个周期时间的多个部分中的不同部分中分别建立高压电源和所述驱动晶体管的源极之间的连接; 以及

分别控制所述多个第二发光控制晶体管, 分别在用于显示一帧图像的一个周期时间的多个部分中的不同部分中分别建立所述驱动晶体管的漏极与所述多个发光二极管的相应阳极之间的连接。

13. 根据权利要求12所述的方法, 其中, 所述多个第一发光控制晶体管包括n1晶体管和n2晶体管;

所述多个第二发光控制晶体管包括n3晶体管和n4晶体管;

其中,控制所述多个第一发光控制晶体管和控制所述多个第二发光控制晶体管包括:
在所述一个周期时间的多个部分的第一部分中导通所述n1晶体管和所述n3晶体管,以及

在所述一个周期时间的多个部分的第二部分中导通所述n2晶体管和所述n4晶体管。

14.根据权利要求12所述的方法,其中,所述多个第一发光控制晶体管和所述多个第二发光控制晶体管构成多对发光控制晶体管,所述多对发光控制晶体管中的每一对包括所述多个第一发光控制晶体管中的一个和所述多个第二发光控制晶体管中的一个;并且

其中,控制所述多个第一发光控制晶体管和控制所述多个第二发光控制晶体管包括:
向所述多对发光控制晶体管中的相应一对中的所述多个第一发光控制晶体管中的一个和所述多个第二发光控制晶体管中的一个的相应栅极提供多个发光控制信号,以分别导通所述多对发光控制晶体管。

15.根据权利要求14所述的方法,其中,所述多个第一发光控制晶体管包括n1晶体管和n2晶体管;

所述多个第二发光控制晶体管包括n3晶体管和n4晶体管;

所述多对发光控制晶体管包括第一对和第二对,所述第一对包括n1晶体管和n3晶体管,所述第二对包括n2晶体管和n4晶体管;

所述多个发光控制信号包括第一发光控制信号和第二发光控制信号;

其中控制所述多个第一发光控制晶体管和控制所述多个第二发光控制晶体管包括:

使用所述第一发光控制信号导通所述第一对;以及

使用所述第二发光控制信号导通所述第二对。

16.根据权利要求14所述的方法,其中,提供多个发光控制信号以分别导通所述多对发光控制晶体管包括:使用所述多个发光控制信号中的每个单独的一个:

在所述一个周期时间的多个部分中的相应一个的至少一个发光时段中导通所述多对发光控制晶体管中的相应一对中的所述多个第一发光控制晶体管中的一个,以控制由高压电源设定的所述驱动晶体管的源极的电压电平,同时关断所述多个第一发光控制晶体管中的其他第一发光控制晶体管;以及

在所述至少一个发光时段中导通所述多对发光控制晶体管中的相应一对中的所述多个第二发光控制晶体管中的一个,以允许驱动电流驱动所述列中的多行像素中的相应一个中的所述多个发光二极管中的相应一个发光,同时关断所述多个第二发光控制晶体管中的其他第二发光控制晶体管。

17.根据权利要求16所述的方法,其中,

所述多个第一发光控制晶体管的栅极分别由所述多个发光控制信号中的不同发光控制信号控制;

所述多个第二发光控制晶体管的栅极分别由所述多个发光控制信号中的不同发光控制信号控制;并且

所述多对发光控制晶体管中的同一对中的所述多个第一发光控制晶体管中的所述一个和所述多个第二发光控制晶体管中的所述一个的栅极由所述多个发光控制信号中的同一个控制。

18.根据权利要求16所述的方法,该包括:

在所述一个周期时间的多个部分中的相应一个部分中的复位时段以及所述复位时段之后的数据输入和补偿时段期间,将关断电压施加到所述多对发光控制晶体管中的相应一对中的所述多个第一发光控制晶体管中的所述一个和所述多个第二发光控制晶体管中的所述一个的栅极;以及

在所述数据输入和补偿时段之后的所述发光时段期间,将导通电压施加到所述多对发光控制晶体管的相应一对中的所述多个第一发光控制晶体管中的所述一个和所述多个第二发光控制晶体管中的所述一个的两个栅极。

19. 根据权利要求12所述的方法,还包括:通过设置用于在显示一帧图像的一个周期时间内产生相同数量的多个发光控制信号的时钟信号发生器,将所述一个周期时间划分为多个部分,其中,每个部分依次包括复位时段、数据输入和补偿时段、以及发光/非发光时段;

在所述一个周期时间的多个部分的每一个中,在所述复位时段期间将导通电压下的复位信号施加到所述复位晶体管的栅极,并且在剩余时段期间将关断电压下的复位信号施加到所述复位晶体管的栅极;

在所述一个周期时间的多个部分中的每一个中,在所述数据输入和补偿时段期间将导通电压下的栅极驱动信号施加到所述数据输入晶体管和所述驱动控制晶体管的栅极,并且在剩余时段期间将关断电压下的栅极驱动信号施加到所述数据输入晶体管和所述驱动控制晶体管的栅极;以及

在所述一个周期时间的多个部分中的每一个中的所述数据输入和补偿时段中将数据信号施加到数据线。

20. 根据权利要求19所述的方法,还包括:

在所述一个周期时间的多个部分的每一个中的所述发光/非发光时段期间,将导通电压下的一个发光控制信号施加到所述多个第一发光控制晶体管中的仅一个的一个栅极和所述多个第二发光控制晶体管中的仅一个的另一个栅极,同时将关断电压下的其他发光控制信号施加到所述多个第一发光控制晶体管中的剩余第一发光控制晶体管和所述多个第二发光控制晶体管中的剩余第二发光控制晶体管的其它栅极,其中,所述一个周期时间的多个部分中的每一个的所述发光/非发光时段的起始点相对于所述数据输入和补偿时段的结束点稍微延迟。

用于单列中的多行像素的显示驱动电路、显示装置和显示方法

技术领域

[0001] 本发明涉及显示技术,更具体地,涉及显示驱动电路,具有该显示驱动电路的显示装置和显示驱动方法。

背景技术

[0002] 基于低温多晶硅 (LTPS) 的薄膜晶体管 (TFT) 广泛用于有源矩阵有机发光二极管 (AMOLED) 显示面板。由于制造这些基于LTPS的TFT的制造工艺差异,显示面板上的不同TFT具有不同的阈值电压。由于阈值电压的差异,不能精确地控制通过每个驱动晶体管的用于控制显示面板上的每个像素发光的驱动电流。一种解决方案是单独地补偿与每个像素相关联的驱动晶体管的阈值电压,使得可以在整个显示面板上显示更均匀和精细的图像。随着对各种高分辨率显示装置的需求的增加,由基于LTPS的TFT制造的显示面板已被推到其LTPS工艺的极限,这仅得到了577像素/英寸 (PPI) 的最大分辨率。当虚拟现实/增强现实显示器上的应用变得越来越流行并且智能手机的应用变得越来越多样化时,基于LTPS工艺下的TFT的OLED显示面板具有577PPI的分辨率,不能满足许多期望1000PPI或更高分辨率的显示产品的需求。

发明内容

[0003] 一方面,本公开提供了一种用于显示面板的列中的多行像素的显示驱动电路。显示驱动电路包括补偿子电路,补偿子电路包括驱动晶体管、数据输入晶体管、驱动控制晶体管、复位晶体管和电容器。补偿子电路被配置为补偿驱动晶体管的阈值电压的漂移,以驱动与所述列中的相应多行像素相关联的多个发光二极管发光。另外,显示驱动电路包括多个第一发光控制晶体管,其并联耦接在高压电源和驱动晶体管的源极之间,并且分别在用于显示一帧图像的一个周期时间的多个部分中的不同部分中导通。此外,显示驱动电路包括多个第二发光控制晶体管,其分别耦接在驱动晶体管的漏极和多个发光二极管的相应阳极之间。此外,多个第二发光控制晶体管分别在用于显示一帧图像的一个周期时间的多个部分中的不同部分中导通。

[0004] 可选地,多个第一发光控制晶体管包括n1晶体管和n2晶体管。多个第二发光控制晶体管包括n3晶体管和n4晶体管。n1晶体管和n3晶体管被配置为在一个周期时间的多个部分的第一部分中导通。n2晶体管和n4晶体管被配置为在一个周期时间的多个部分的第二部分中导通。

[0005] 可选地,多个第一发光控制晶体管和多个第二发光控制晶体管构成多对发光控制晶体管。多对发光控制晶体管中的每一对包括多个第一发光控制晶体管中的一个和多个第二发光控制晶体管中的一个。显示驱动电路还包括多条发光控制信号线。多条发光控制信号线中的每一条耦接到多对发光控制晶体管的相应对中的多个第一发光控制晶体管中的一个和多个第二发光控制晶体管中的一个的栅极。

[0006] 可选地,多个第一发光控制晶体管包括n1晶体管和n2晶体管。多个第二发光控制晶体管包括n3晶体管和n4晶体管。多对发光控制晶体管包括第一对和第二对。第一对包括n1晶体管和n3晶体管。第二对包括n2晶体管和n4晶体管。多条发光控制信号线包括耦接到n1晶体管和n3晶体管的栅极的第一发光控制信号线和耦接到n2晶体管和n4晶体管的栅极的第二发光控制信号线。

[0007] 可选地,电容器包括耦接到高压电源的第一极和耦接到驱动晶体管的栅极的第二极。复位晶体管包括耦接到固定电压端的源极、耦接到驱动晶体管的栅极的漏极、以及耦接到复位端的栅极。数据输入晶体管包括耦接到与所述列相关联的数据线的源极、耦接到驱动晶体管的源极的漏极、以及耦接到与所述多行像素对应的一条栅极线的栅极。数据输入晶体管被配置为通过提供给栅极线的栅极驱动信号导通,以允许提供给数据线的的数据电压脉冲在用于显示一帧图像的一个周期时间的多个部分中的每一个中施加到驱动晶体管的源极一次。驱动控制晶体管包括耦接到驱动晶体管的栅极的源极、耦接到驱动晶体管的漏极的漏极、以及耦接到栅极线的栅极。

[0008] 可选地,多个第一发光控制晶体管中的每一个包括耦接到高压电源的源极、耦接到驱动晶体管的源极的漏极、以及由多个发光控制信号中的一个控制的栅极。多个第二发光控制晶体管中的每一个与多个第一发光控制晶体管中的每一个配对,并且包括耦接到驱动晶体管的漏极的源极、分别耦接到多个发光二极管的各阳极中的一个的漏极、和由多个发光控制信号中的同一个控制的栅极。

[0009] 可选地,多个第一发光控制晶体管的栅极分别由多个发光控制信号中的不同发光控制信号控制。多个第二发光控制晶体管的栅极分别由多个发光控制信号中的不同发光控制信号控制。多对发光控制晶体管中的同一对中的多个第一发光控制晶体管中的一个和多个第二发光控制晶体管中的一个的栅极由多个发光控制信号中的同一个控制。

[0010] 可选地,驱动晶体管配置为产生驱动电流。通过补偿子电路补偿驱动电流,使其与驱动晶体管的阈值电压无关。多个发光控制信号中的每个单独的一个被配置为:基于在一个周期时间的多个部分中的相应一个部分中提供给数据线一次的数据电压,在一个周期时间的多个部分中的相应一个部分中允许驱动电流通过多对发光控制晶体管中的相应一对,以驱动多个发光二极管中的相应一个发光。

[0011] 可选地,多个发光二极管中的每一个是基于氮化镓的微发光二极管。

[0012] 可选地,列中的多行像素包括列中的N行像素,这取决于显示一帧图像的一个周期被分成由时钟信号发生器控制的N个部分,时钟信号发生器用于产生分别导通N对第一发光控制晶体管和第二发光控制晶体管的N个发光控制信号。N等于或大于2。

[0013] 另一方面,本公开提供了一种显示装置,包括显示面板,该显示面板具有本文所述的显示驱动电路,其用于显示面板中的一列中的多行像素。

[0014] 又一方面,本公开提供了一种驱动显示面板的方法。该方法包括提供用于驱动列中的多行像素的补偿子电路。补偿子电路包括驱动晶体管、数据输入晶体管、驱动控制晶体管、复位晶体管和电容器。补偿子电路被配置为补偿驱动晶体管的阈值电压的漂移,以驱动与所述列中的相应多行像素相关联的多个发光二极管发光。该方法还包括分别控制多个第一发光控制晶体管,分别在用于显示一帧图像的一个周期时间的多个部分中的不同部分中分别建立高压电源和驱动晶体管的源极之间的连接。另外,该方法包括分别控制多个第二

发光控制晶体管,分别在用于显示一幅图像的一个周期时间的多个部分中的不同部分中分别建立驱动晶体管的漏极与多个发光二极管的相应阳极之间的连接。

[0015] 可选地,多个第一发光控制晶体管包括n1晶体管和n2晶体管。多个第二发光控制晶体管包括n3晶体管和n4晶体管。控制多个第一发光控制晶体管和控制多个第二发光控制晶体管的步骤包括在一个周期时间的多个部分的第一部分中导通n1晶体管和n3晶体管,以及在一个周期时间的多个部分的第二部分中导通n2晶体管和n4晶体管。

[0016] 可选地,多个第一发光控制晶体管和多个第二发光控制晶体管构成多对发光控制晶体管。多对发光控制晶体管中的每一对包括多个第一发光控制晶体管中的一个和多个第二发光控制晶体管中的一个。控制多个第一发光控制晶体管和控制多个第二发光控制晶体管的步骤包括:向多对发光控制晶体管中的相应一对中的多个第一发光控制晶体管中的一个和多个第二发光控制晶体管中的一个的相应栅极提供多个发光控制信号,以分别导通所述多对发光控制晶体管。

[0017] 可选地,多个第一发光控制晶体管包括n1晶体管和n2晶体管。多个第二发光控制晶体管包括n3晶体管和n4晶体管。多对发光控制晶体管包括第一对和第二对。第一对包括n1晶体管和n3晶体管,第二对包括n2晶体管和n4晶体管。多个发光控制信号包括第一发光控制信号和第二发光控制信号。控制多个第一发光控制晶体管和控制多个第二发光控制晶体管的步骤包括使用第一发光控制信号导通第一对并使用第二发光控制信号导通第二对。

[0018] 可选地,提供多个发光控制信号以分别导通多对发光控制晶体管的步骤包括:使用多个发光控制信号中的每个单独的一个,在一个周期时间的多个部分中的相应一个的至少一个发光时段中分别导通多对发光控制晶体管中的相应一对中的多个第一发光控制晶体管中的一个,以控制由高压电源设定的驱动晶体管的源极的电压电平,同时关断多个第一发光控制晶体管中的其他第一发光控制晶体管,以及在所述至少一个发光时段中导通多对发光控制晶体管中的相应一对中的多个第二发光控制晶体管中的一个,以允许驱动电流驱动列中的多行像素中的相应一个中的多个发光二极管中的相应一个发光,同时关断多个第二发光控制晶体管中的其他第二发光控制晶体管。

[0019] 可选地,提供多个发光控制信号以分别导通多对发光控制晶体管的步骤还包括:在一个周期时间的多个部分中的相应一个部分中的复位时段以及复位时段之后的数据输入和补偿时段期间,将关断电压施加到多对发光控制晶体管中的相应一对中的多个第一发光控制晶体管中的一个和多个第二发光控制晶体管中的一个的栅极。此外,该方法包括:在数据输入和补偿时段之后的发光时段期间,将导通电压施加到多对发光控制晶体管的相应一对中的多个第一发光控制晶体管中的一个和多个第二发光控制晶体管中的一个的两个栅极。

[0020] 可选地,该方法还包括:通过设置用于在显示一幅图像的一个周期时间内产生相同数量的多个发光控制信号的时钟信号发生器,将所述一个周期时间划分为多个部分。每个部分依次包括复位时段、数据输入和补偿时段、以及发光/非发光时段。另外,该方法包括:在一个周期时间的多个部分的每个部分中,在复位时段期间将导通电压下的复位信号施加到复位晶体管的栅极,并且在剩余时段期间将关断电压下的复位信号施加到复位晶体管的栅极。此外,该方法包括:在一个周期时间的多个部分中的每一个中,在数据输入和补偿时段期间将导通电压下的栅极驱动信号施加到数据输入晶体管和驱动控制晶体管的栅

极,并且在剩余时段期间将关断电压下的栅极驱动信号施加到数据输入晶体管和驱动控制晶体管的栅极。此外,该方法包括在一个周期时间的多个部分中的每一个中的数据输入和补偿时段中将数据信号施加到数据线。

[0021] 可选地,该方法还包括:在一个周期时间的多个部分的每一个中的发光/非发光时段期间,将导通电压下的一个发光控制信号施加到多个第一发光控制晶体管中的仅一个的一个栅极和多个第二发光控制晶体管中的仅一个的另一个栅极,同时将关断电压下的其他发光控制信号施加到多个第一发光控制晶体管中的剩余第一发光控制晶体管和多个第二发光控制晶体管中的剩余第二发光控制晶体管的其它栅极。一个周期时间的多个部分中的每一个的发光/非发光时段的起始点相对于数据输入和补偿时段的结束点稍微延迟。

附图说明

[0022] 以下附图仅是用于根据各种公开的实施例的说明性目的的示例,而不旨在限制本发明的范围。

[0023] 图1是根据本公开的一些实施例的共享用于多行像素的补偿子电路的显示驱动电路的电路图。

[0024] 图2是根据本公开的一些实施例的在用于显示一帧图像的一个周期时间内提供的用于操作图1的显示驱动电路的多个信号的示例性时序波形。

[0025] 图3是根据本公开的实施例的基于来自两个1/2帧的图像的一帧图像的示例。

[0026] 图4是不共享用于多行像素的补偿子电路的像素驱动电路的电路图。

具体实施方式

[0027] 现在将参考以下实施例更具体地描述本公开。应注意,本文仅出于说明和描述的目的呈现了一些实施例的以下描述。其并非旨在穷举或限于所公开的精确形式。

[0028] 薄膜晶体管,特别是由低温多晶硅工艺制成的薄膜晶体管,广泛应用于在玻璃基板上制造发光显示面板。为了消除薄膜晶体管中的制造不均匀性,需要通过向像素驱动电路添加补偿子电路来补偿各个像素驱动电路中的每个驱动晶体管的阈值电压。通常,补偿子电路包括多个晶体管和至少一个电容器。在某种程度上,添加这些晶体管或电容器限制了显示面板中每个发光单元(即,像素)的尺寸。

[0029] 因此,本公开特别提供了用于显示面板的单列中的多行像素的显示驱动电路、具有该显示驱动电路的显示装置以其显示驱动方法,其实质上消除了由于现有技术的局限和缺点导致的问题中的一个或多个。一方面,本公开提供了一种显示驱动电路,其共享用于驱动与多行像素相关联的多个发光二极管的补偿子电路。

[0030] 图1是根据本公开的一些实施例的共享用于显示面板中的多行像素的补偿子电路的显示驱动电路的电路图。参照图1,显示驱动电路100包括补偿子电路11,补偿子电路11包含驱动晶体管T3、数据输入晶体管T6、驱动控制晶体管T2、复位晶体管T1和存储电容器Cst。补偿子电路11被配置为补偿驱动晶体管T3的阈值电压 V_{th} 的漂移,以驱动与显示面板中的列中的相应多行像素相关联的多个发光二极管 $D_{(n-1)}$ 、 $D_{(n-2)}$ 或更多发光。另外,显示驱动电路100包括多个第一发光控制晶体管T4、T7或更多,其并联耦接在高压电源VDD和驱动晶体管T3的源极之间,并分别在用于显示一帧图像的一个周期时间的多个部分的不同部分中导

通。此外,显示驱动电路100包括多个第二发光控制晶体管T5、T8或更多,其分别耦接在驱动晶体管T3的漏极和多个发光二极管 $D_{(n-1)}$ 、 $D_{(n-2)}$ 或更多的相应阳极之间,并且分别在用于显示一帧图像的一个周期时间的多个部分中的不同部分中导通。

[0031] 可选地,多个第一发光控制晶体管和多个第二发光控制晶体管构成多对发光控制晶体管。多对中的每一对包括多个第一发光控制晶体管中的一个和多个第二发光控制晶体管中的一个。例如,第一对包括晶体管T4和晶体管T5。第二对包括晶体管T7和晶体管T8。可选地,显示驱动电路100还包括分别与显示面板中的多行像素相关联的多条发光控制信号线EM,例如 $EM_{(n-1)}$ 、 $EM_{(n-2)}$ 或更多。可选地,所述多行像素是显示面板中的最近邻的像素行。可选地,所述多行像素不是所有都是最近邻。多条发光控制信号线EM中的每一条耦接到多对发光控制晶体管中的相应一对中的多个第一发光控制晶体管中的一个和多个第二发光控制晶体管中的一个的相应栅极。例如,来自发光控制线 $EM_{(n-1)}$ 的一个发光控制信号被配置为施加到第一对晶体管T4和T5的栅极。来自发光控制线 $EM_{(n-2)}$ 的另一个发光控制信号被配置为施加到第二对晶体管T7和T8的栅极。

[0032] 参照图1,在显示驱动电路100的实施例中,电容器Cst包括耦接到高压电源VDD的第一极和耦接到驱动晶体管T3的栅极的第二极。复位晶体管T1包括耦接到固定电压端Vint的源极、耦接到驱动晶体管T3的栅极的漏极、以及耦接到复位控制端Reset的栅极。数据输入晶体管T6包括耦接到与显示面板中的像素列相关联的数据线Data的源极、耦接到驱动晶体管T3的源极的漏极、以及耦接到与显示面板中的多行像素对应的一条栅极线G的栅极。可选地,数据输入晶体管T6被配置为在用于显示一帧图像的周期时间的多个部分中的每一个中,通过提供给栅极线G的栅极驱动信号导通,以允许提供给数据线Data的数据电压脉冲被施加到驱动晶体管T3的源极一次。另外,驱动控制晶体管T2包括耦接到驱动晶体管T3的栅极的源极、耦接到驱动晶体管T3的漏极的漏极,以及耦接到栅极线G的栅极。可选地,显示驱动电路的栅极线G与显示面板中的一行像素相关联。

[0033] 图2是根据本公开的一些实施例的在显示一帧图像的一个周期时间内提供的用于操作图1的显示驱动电路的多个信号的示例性时序波形。在该示例中,显示一帧图像的一个周期时间包括与第一1/2帧相关的第一部分和与第二1/2帧相关的第二部分。因此,如图1中具体所示,多个第一发光控制晶体管包括两个晶体管:n1晶体管和n2晶体管;多个第二发光控制晶体管包括另外两个晶体管:n3晶体管和n4晶体管。n1晶体管和n3晶体管形成第一对发光控制晶体管,其被配置为在一个周期时间的第一部分中导通一次。n2晶体管和n4晶体管形成第二对发光控制晶体管,其被配置为在一个周期时间的第二部分中导通一次。

[0034] 在该实施例中,多条发光控制信号线EM包括与显示面板中的一列中的第(n-1)行像素相关联的第一发光控制信号线 $EM_{(n-1)}$ 。第一发光控制信号线 $EM_{(n-1)}$ 耦接到第一对发光控制晶体管的栅极。第二发光控制信号线 $EM_{(n-2)}$ 与显示面板中同一列中的第(n-2)行像素相关联,并且耦接到第二对发光控制晶体管的栅极。换句话说,该示例中的显示驱动电路100被配置为具有一个公共的补偿子电路11,以产生驱动电流,用于驱动来自显示面板中的同一列的两行的像素。一个公共的补偿子电路在功能上由同一列中的两行像素共享。可选地,显示驱动电路100中的补偿子电路可以由显示面板中的同一列中的两行或更多行像素共享,以通过每像素使用较少数量的晶体管来支持更高的PPI分辨率。

[0035] 具体地,可以将导通电压施加到第一发光控制信号线 $EM_{(n-1)}$ 来导通n1晶体管以将

驱动晶体管T3的源极连接到高压电源VDD,同时导通n3晶体管以将驱动晶体管T3的漏极连接到与第(n-1)行中的像素相关联的相应发光二极管 $D_{(n-1)}$ 的阳极。这为驱动晶体管T3产生的驱动电流建立电路路径,以流向对应的发光二极管 $D_{(n-1)}$,产生用于特定像素的光。可选地,在一个周期时间的第一1/2帧中将导通电压施加到第一发光控制线 $EM_{(n-1)}$,以导通第一对发光控制晶体管,即n1晶体管和n3晶体管。在相同周期时间的第二1/2帧中,将关断电压施加到第一发光控制线 $EM_{(n-1)}$ 以关断第一对发光控制晶体管。换句话说,发光二极管 $D_{(n-1)}$ 可能在一个周期时间的第一部分期间发光(取决于特定数据信号),而被设置为在同一周期时间的第二部分期间不发光。可替代地,可以在第一1/2帧期间将关断电压施加到第二发光控制信号线 $EM_{(n-2)}$ 以关断第二对发光控制晶体管(即n2晶体管和n4晶体管)一次,然后在第二1/2帧期间施加导通电压以导通第二对发光控制晶体管。因此,发光二极管 $D_{(n-2)}$ 被设置为在一个周期时间的第一部分期间不发光,同时被设置为可能在同一周期时间的第二部分期间发光(取决于数据信号)。

[0036] 参考图2,在一个示例中,一个周期时间的每个部分包括复位时段、复位时段之后的数据输入和补偿时段、以及数据输入和补偿时段之后的发光/非发光时段。在这个示例中,一个周期时间被分成两个1/2部分。或者,一帧被分成两个1/2帧。第一1/2帧包括复位时段 t_0 、数据输入和补偿时段 t_1 、以及发光/非发光时段 t_2 。发光/非发光时段 t_2 可以是第(n-1)行中的发光二极管 $D_{(n-1)}$ 发光的时段或第(n-2)行中的发光二极管 $D_{(n-2)}$ 不发光的同一时段。类似地,第二1/2帧包括复位时段 t_3 、数据输入和补偿时段 t_4 、以及发光/非发光时段 t_5 。发光/非发光时段 t_5 可以被配置为第(n-1)行中的发光二极管 $D_{(n-1)}$ 不发光的时段或第(n-2)行中的发光二极管 $D_{(n-2)}$ 发光的同一时段。可选地,第(n-1)行和第(n-2)行是显示面板中的两个相邻行。可选地,第(n-1)行和第(n-2)行是两个不相邻的行。

[0037] 可选地,可以通过设置用于在一个周期时间内产生相同数量的多个发光控制信号的时钟信号发生器,将所述一个周期时间划分为多个(>2)部分。在那些情况下,可以操作本公开的显示驱动电路以使补偿子电路由显示面板中的同一列中的相同数量的像素行共享,以通过每像素使用较少数量的晶体管来支持更高的PPI分辨率。

[0038] 在特定实施例中,参考图1和图2,在一个周期时间的多个部分的每个部分的复位时段(t_0 或 t_3)中,将导通电压下的复位信号提供给复位控制端Reset,以通过固定电压源 V_{int} 复位驱动晶体管T3的栅极电压 V_g ,即, $V_g = V_{int}$ 。可选地,如果驱动晶体管是P型晶体管,则固定电压源 V_{int} 提供低电压电平,该低电压电平是导通驱动晶体管T3的导通电压。来自发光控制线 $EM_{(n-1)}$ 和发光控制线 $EM_{(n-2)}$ 的两个发光控制信号都具有高电压电平,该电压电平是关断所有发光控制晶体管T4、T5、T7和T8的关断电压。

[0039] 在数据输入和补偿时段(t_1 或 t_4)中,栅极驱动信号以导通电压(在该示例中为低电压电平)提供给栅极线G,使得驱动控制晶体管T2和数据输入晶体管T6导通(见图1)。驱动控制晶体管T2导通以使驱动晶体管T3的栅极的电压电平等于驱动晶体管T3的漏极的电压电平。实质上在同一时段中,数据信号 V_{data} 以高电压电平或低电压电平被提供给数据线Data。晶体管T6导通以允许该数据信号 V_{data} 传递到驱动晶体管T3的源极,即 $V_s = V_{data}$ 。驱动晶体管T3由于其栅极电压电平 $V_g = V_{int}$ 而导通,使得漏极处的电压电平变为 $V_s - V_{th} = V_{data} - V_{th}$ 。 V_{th} 是驱动晶体管T3的阈值电压。驱动控制晶体管T2导通以允许在该数据输入和补偿时段(t_1 或 t_4)结束时栅极处的电压电平 $V_g = V_{data} - V_{th}$ 。同样,在该时段(t_1 或 t_4)

中,来自发光控制线 $EM_{(n-1)}$ 和发光控制线 $EM_{(n-2)}$ 的发光控制信号具有关断电压以保持晶体管T4、T5、T7和T8关断。可选地,在时段t1中加载的数据信号Vdata可以与在时段t4中加载的数据信号相同。可选地,在时段t1中加载的数据信号Vdata可以与在时段t4中加载的数据信号不同,尽管t1和t4都属于用于显示一帧图像的同一周期时间。

[0040] 此外,在发光/非发光时段t2或t5中,来自栅极线G的栅极驱动信号关闭,并且数据信号不再传递到驱动晶体管的源极。在发光/非发光时段t2中,来自 $EM_{(n-1)}$ 的发光控制信号是导通晶体管T4和晶体管T5的导通电压,而来自 $EM_{(n-2)}$ 的发光控制信号是关断晶体管T7和晶体管T8的关断电压。晶体管T4导通以允许来自高压电源的高电压VDD传递到驱动晶体管T3的源极。在驱动晶体管的栅极处的电压电平 $V_g = V_{data} - V_{th}$,将驱动晶体管设置在饱和模式下以产生仅依赖于Vdata和VDD但与阈值电压 V_{th} 无关的驱动电流 I_d 。同时,晶体管T5导通以允许驱动电流 I_d 流到发光二极管 $D_{(n-1)}$ 以驱动其发光。在同一时段t2,T7和T8关断,没有驱动电流流过发光二极管 $D_{(n-2)}$,导致其没有发光。

[0041] 类似地,在发光控制时段t5中,来自 $EM_{(n-1)}$ 的发光控制信号是关断晶体管T4和晶体管T5的关断电压,而来自 $EM_{(n-2)}$ 的发光控制信号是导通晶体管T7和晶体管T8的导通电压。晶体管T7在时段t2中具有与晶体管T4相同的功能,并且晶体管T8在时段t2中具有与晶体管T5相同的功能。结果,发光二极管 $D_{(n-2)}$ 由驱动电流驱动以发光,而发光二极管 $D_{(n-1)}$ 在时段t5中不发光。

[0042] 总之,可以通过控制来自两条发光控制线 $EM_{(n-1)}$ 和 $EM_{(n-2)}$ 的发光控制信号的开和关,在一个周期时间的不同部分中控制发光二极管 $D_{(n-1)}$ 或发光二极管 $D_{(n-2)}$ 发光,从而实现一帧图像的显示。图3是根据本公开的实施例的基于来自两个1/2帧(参见图2)的图像的一帧图像的示例。参考图3,示例性图像“E”是两个图像的叠加,一个在周期时间的 $D_{(n-1)}$ 发光并且 $D_{(n-2)}$ 不发光的第一1/2帧中获得,另一个在周期时间的 $D_{(n-1)}$ 不发光并且 $D_{(n-2)}$ 发光的第二1/2帧中获得。

[0043] 可选地,由于本文公开的显示驱动电路具有由显示面板中的列中的N($N > 2$)行像素共享的公共补偿子电路,所以用于显示一帧图像的周期时间也分为N个部分。因此,显示驱动电路也由用于分别控制N对发光控制晶体管的N个独立的发光控制信号驱动,每对发光控制晶体管中的一个连接在电压源端和驱动晶体管的源极之间,另一个连接在同一驱动晶体管的漏极和发光二极管的阳极之间。在一个周期时间的N个部分的每个部分中,N对发光控制晶体管中的仅一对在N个独立的发光控制信号中的一个的控制下导通,以允许驱动电流传递到相应的一个发光二极管,使其发光。关断所有剩余对的发光控制晶体管,使相应的发光二极管不发光。在周期时间的下一部分中,N对发光控制晶体管中的另一对导通,而所有剩余对的发光控制晶体管都关断以允许另一个发光二极管发光而所有其余的发光二极管不发光。并且,通过对N个部分的其余部分重复上述处理来操作显示驱动电路。最后,显示的每帧图像包括N个1/N帧的叠加。对于观看者,由显示面板使用本公开的显示驱动电路显示的图像帧看起来与在单个周期时间中一次获得的一帧图像完全相同。但是,由于显示驱动电路与N行像素共享补偿子电路,例如6T1C电路,因此,每个像素的平均晶体管数量减少,允许显示面板支持更高的分辨率,例如1000PPI或更高。

[0044] 例如,图4是没有共享多行像素的补偿子电路的6T1C像素驱动电路的电路图。在传统方案中,为了驱动显示面板中一列的两行像素,需要 $(6T1C) \times 2 = 12T2C$,即12个晶体管

(包括两个驱动晶体管)和2个电容器。当提供显示驱动电路100时,如图1所示,只需要8个晶体管和1个电容器。因此,在该示例中,在用于驱动两个像素的显示驱动电路中节省了4个晶体管。由于使用更少数量的晶体管来制造 (AMOLED) 显示面板,所以可以将更多像素封装到相同尺寸的显示面板中,使得显示面板具有更高的PPI分辨率。

[0045] 另一方面,本公开提供了一种驱动本文所述的显示面板的方法,用于在一个周期时间内获得图像帧,该图像帧是在所述一个周期时间的多个部分中分别获得的多个部分图像帧的叠加。该方法包括提供补偿子电路,用于驱动显示面板的列中的多行像素。补偿子电路包括驱动晶体管、数据输入晶体管、驱动控制晶体管、复位晶体管和电容器,并且被配置为补偿驱动晶体管的阈值电压的漂移以驱动与显示面板的列中的相应多行像素相关联的多个发光二极管发光。另外,该方法包括:分别控制多个第一发光控制晶体管,以分别在一个周期时间的多个部分中的不同部分中建立高压电源和驱动晶体管的源极之间的连接。此外,该方法包括:分别控制多个第二发光控制晶体管,以分别在一个周期时间的多个部分中的不同部分中建立驱动晶体管的漏极和多个发光二极管的相应阳极之间的连接。

[0046] 可选地,多个第一发光控制晶体管和多个第二发光控制晶体管构成多对发光控制晶体管,每对发光控制晶体管包括多个第一发光控制晶体管中的一个和多个第二发光控制晶体管中的一个。控制多个第一发光控制晶体管和多个第二发光控制晶体管的步骤包括:向多对发光控制晶体管中的相应一对中的多个第一发光控制晶体管中的一个和多个第二发光控制晶体管中的一个的相应栅极提供多个发光控制信号,以在一个周期时间的多个部分中的相应一个中分别导通多对发光控制晶体管中的仅一对。

[0047] 可选地,多个第一发光控制晶体管包括n1晶体管和n2晶体管,多个第二发光控制晶体管包括n3晶体管和n4晶体管。多对发光控制晶体管包括第一对和第二对,第一对包括n1晶体管和n3晶体管,第二对包括n2晶体管和n4晶体管。多个发光控制信号包括第一发光控制信号和第二发光控制信号。控制多个第一发光控制晶体管和多个第二发光控制晶体管的步骤包括使用第一发光控制信号导通第一对以及使用第二发光控制信号导通第二对。

[0048] 可选地,控制步骤包括:在一个周期时间的多个部分中的相应一个部分中的复位时段以及复位时段之后的数据输入和补偿时段期间,将关断电压施加到多对发光控制晶体管中的相应一对中的多个第一发光控制晶体管中的一个和多个第二发光控制晶体管中的一个的栅极。另外,控制步骤包括:在数据输入和补偿时段之后的发光时段期间,将导通电压施加到多对发光控制晶体管的相应一对中的多个第一发光控制晶体管中的一个和多个第二发光控制晶体管中的一个的两个栅极。

[0049] 可选地,驱动显示驱动电路的方法包括:通过设置用于在显示一帧图像的一个周期时间内产生相同数量的多个发光控制信号的时钟信号发生器,将所述一个周期时间划分为多个部分。多个部分中的每个部分依次包括复位时段、数据输入和补偿时段、以及发光/非发光时段。另外,该方法包括:在一个周期时间的多个部分的每个部分中,在复位时段期间将导通电压下的复位信号施加到复位晶体管的栅极,并且在剩余时段期间将关断电压下的复位信号施加到复位晶体管的栅极。此外,该方法包括:在一个周期时间的多个部分中的每一个中,在数据输入和补偿时段期间将导通电压下的栅极驱动信号施加到数据输入晶体管和驱动控制晶体管的栅极,并且在剩余时段期间将关断电压下的栅极驱动信号施加到数

据输入晶体管和驱动控制晶体管的栅极。此外,该方法包括:在一个周期时间的多个部分中的每一个中的数据输入和补偿时段中将数据信号施加到数据线。

[0050] 另外,该方法还包括:在一个周期时间的多个部分的每一个中的发光/非发光时段期间,将导通电压下的一个发光控制信号施加到多个第一发光控制晶体管中的仅一个的一个栅极和多个第二发光控制晶体管中的仅一个的另一个栅极,同时将关断电压下的其他发光控制信号施加到多个第一发光控制晶体管中的剩余第一发光控制晶体管和多个第二发光控制晶体管中的剩余第二发光控制晶体管的其它栅极。一个周期时间的多个部分中的每一个的发光/非发光时段的起始点相对于数据输入和补偿时段的结束点稍微延迟。

[0051] 又一方面,本公开提供了一种显示装置。该显示装置包括显示面板,该显示面板具有本文所述的显示驱动电路,该显示驱动电路被设置用于显示面板中的一列中的多行像素。显示驱动电路包括补偿子电路,该补偿子电路包含驱动晶体管、数据输入晶体管、驱动控制晶体管、复位晶体管和电容器。补偿子电路被配置为补偿驱动晶体管的阈值电压的漂移,以驱动与显示面板中的列中的相应多行像素相关联的多个发光二极管发光。另外,显示驱动电路包括:多个第一发光控制晶体管,其并联耦接在高压电源和驱动晶体管的源极之间,并且分别在用于显示一帧图像的一个周期时间的多个部分中的不同部分中导通;以及多个第二发光控制晶体管,其分别耦接在驱动晶体管的漏极和多个发光二极管的相应阳极之间,并且分别在用于显示一帧图像的一个周期时间的多个部分中的不同部分中导通。

[0052] 可选地,多个发光二极管中的每一个是有机发光二极管。可选地,多个发光二极管中的每一个是由氮化镓材料制成的微发光二极管。可选地,显示面板是有源矩阵有机发光二极管显示面板,被配置为支持1000PPI或更高的高分辨率。可选地,显示面板是微LED面板。适当的显示装置的示例包括但不限于电子纸、移动电话、平板计算机、电视、监视器、笔记本计算机、数字相册、GPS等。在一个示例中,显示装置是智能手表。可选地,显示装置是有机发光二极管显示装置。

[0053] 已经出于说明和描述的目的呈现了本发明的实施例的上述描述。其并非旨在穷举或将本发明限制为所公开的确切形式或示例性实施例。因此,上述描述应当被认为是示意性的而非限制性的。显然,许多修改和变形对于本领域技术人员而言将是显而易见的。选择和描述这些实施例是为了解释本发明的原理和其最佳方式的实际应用,从而使本领域技术人员能够通过各种实施例及适用于特定用途或所构思的实施方式的各种变型来理解本发明。本发明的范围旨在由所附权利要求及其等同形式限定,其中除非另有说明,否则所有术语以其最宽的合理意义解释。因此,术语“发明”、“本发明”等不一定将权利范围限制为具体实施例,并且对本发明示例性实施例的参考不隐含对本发明的限制,并且不应推断出这种限制。本发明仅由随附权利要求的精神和范围限定。此外,这些权利要求可涉及使用跟随有名词或元素的“第一”、“第二”等术语。这种术语应当理解作为一种命名方式而不应解释为对由这种命名方式修饰的元素的数量进行限制,除非已给出具体数量。所描述的任何优点和益处不一定适用于本发明的全部实施例。应当认识到的是,本领域技术人员在不脱离随附权利要求所限定的本发明的范围的情况下可以对所描述的实施例进行变型。此外,本公开中没有元件和组件是意在贡献给公众的,无论该元件或组件是否明确地记载在随附权利要求中。

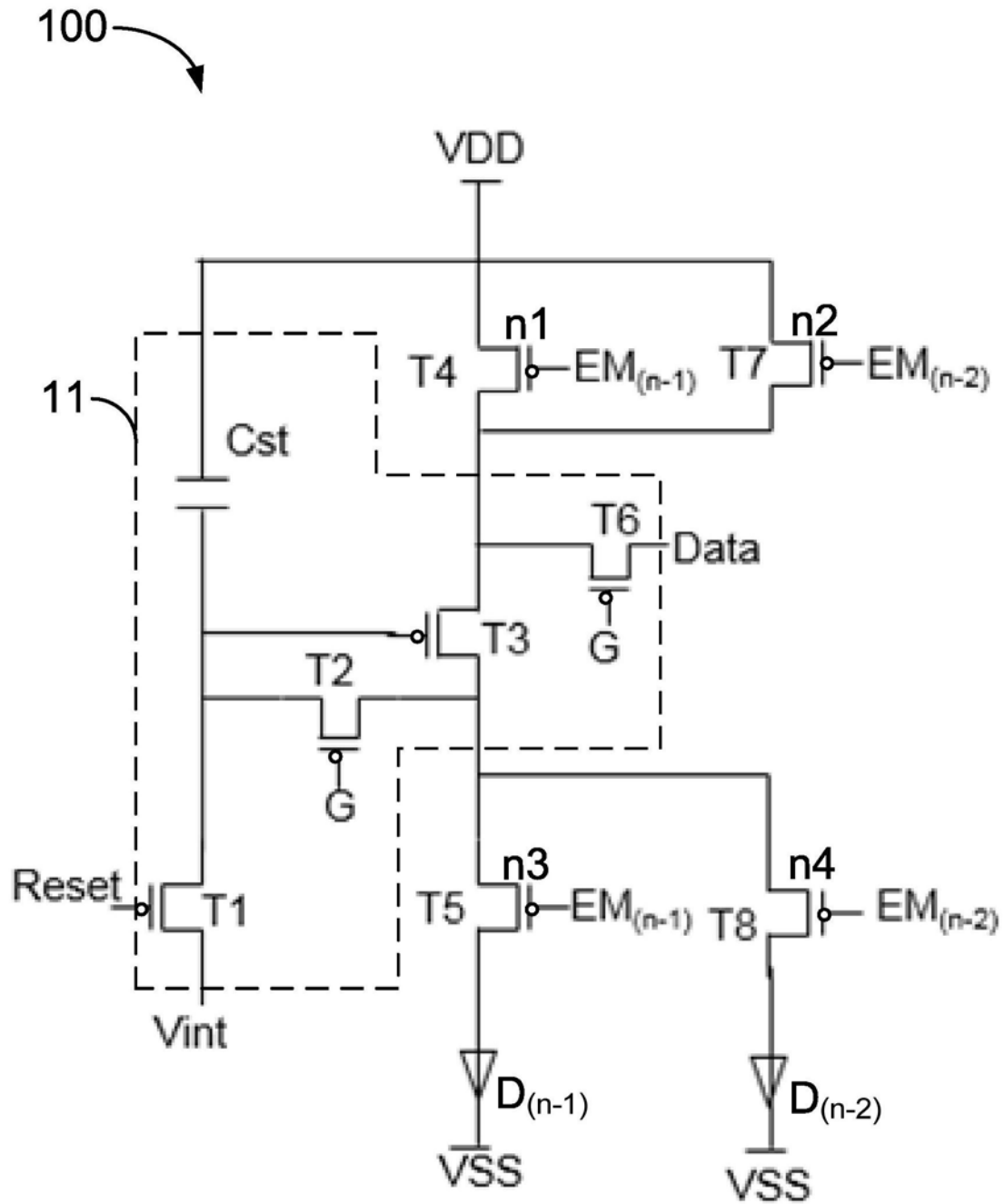


图1

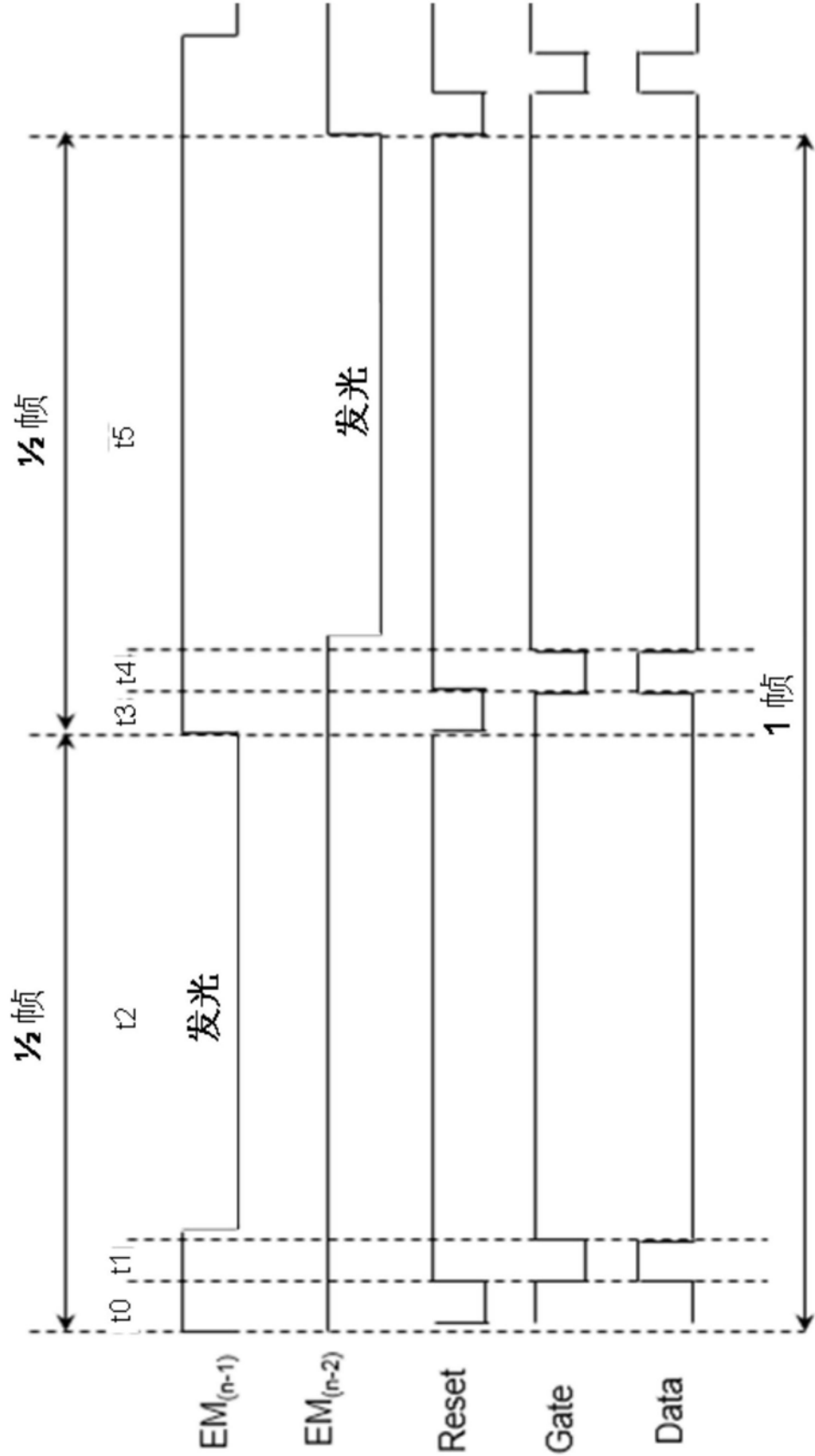


图2

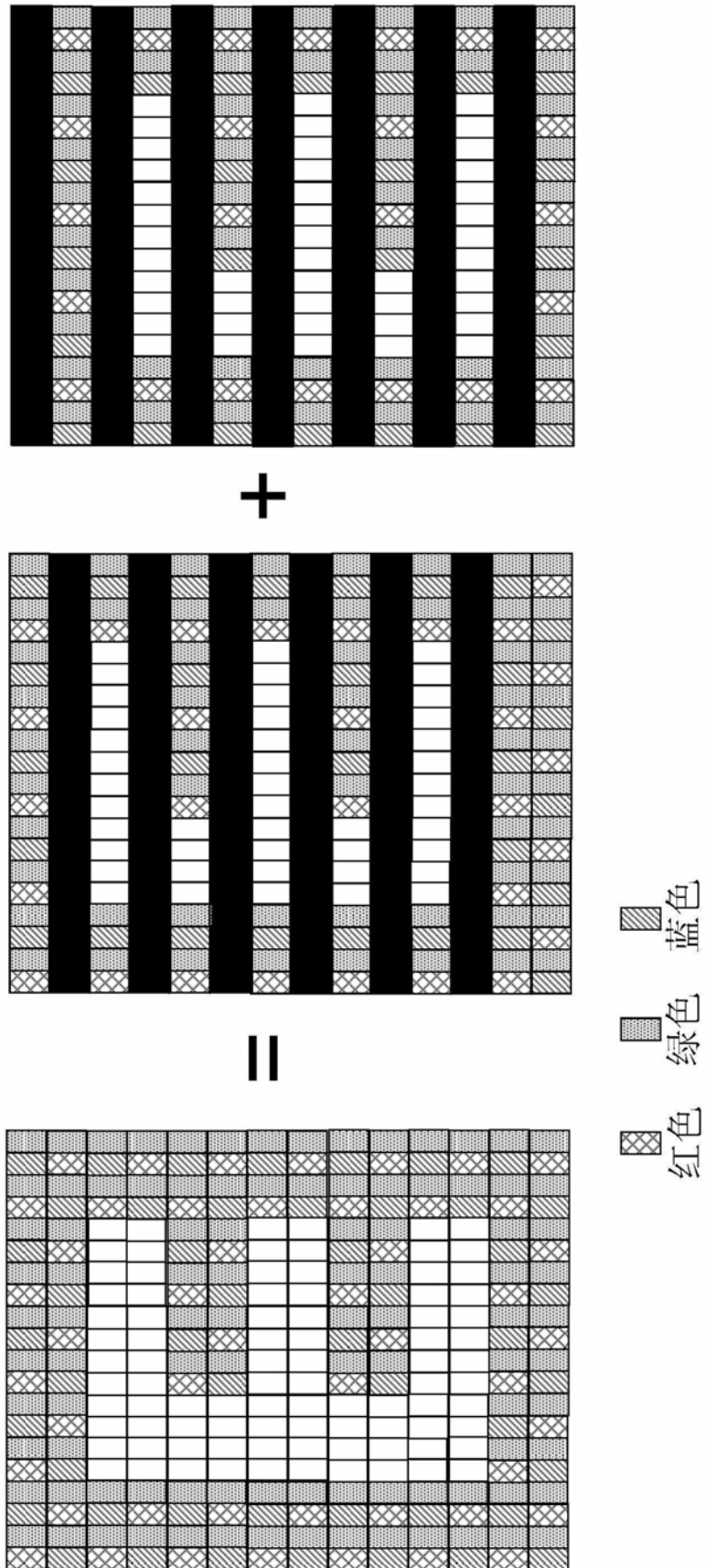


图3

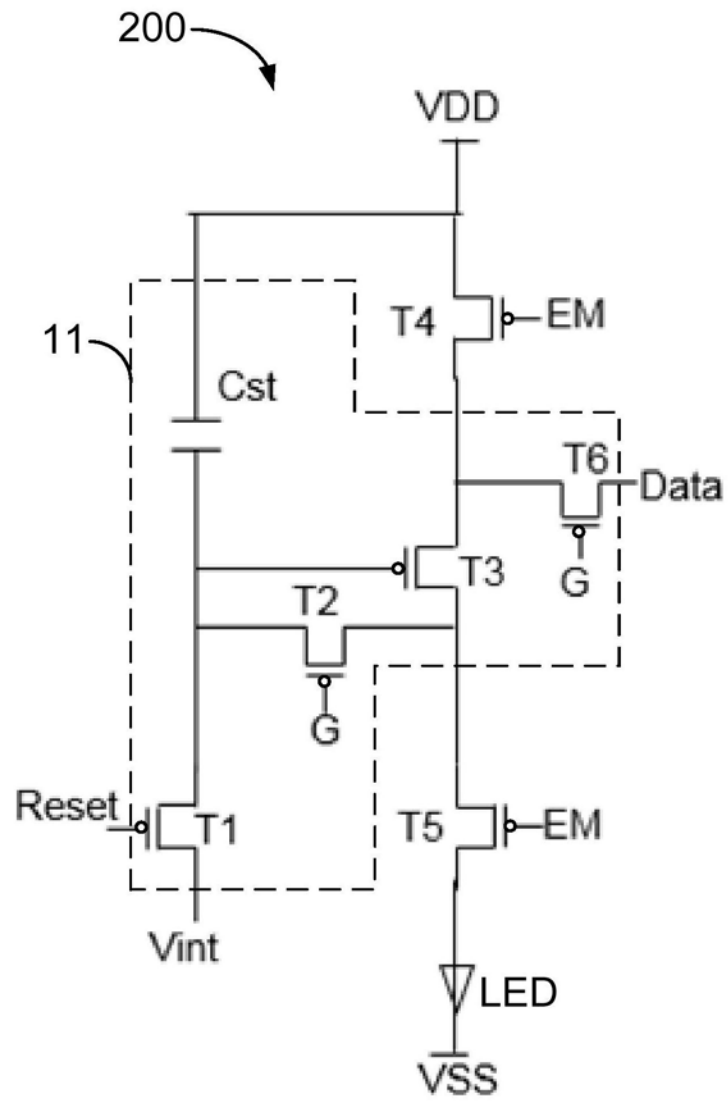


图4

本申请公开了一种用于显示面板的列中的多行像素的显示驱动电路。显示驱动电路包括补偿子电路，补偿子电路包括驱动晶体管、数据输入晶体管、驱动控制晶体管、复位晶体管和电容器。补偿子电路被配置为补偿驱动晶体管的阈值电压的漂移，以驱动与所述列中的相应多行像素相关联的多个发光二极管发光。显示驱动电路还包括：多个第一发光控制晶体管，其并联耦接在高压电源和驱动晶体管的源极之间；以及多个第二发光控制晶体管，其分别耦接在驱动晶体管的漏极和多个发光二极管的相应阳极之间，并且分别在用于显示一帧图像的一个周期时间的多个部分中的不同部分中导通。

